

**For : The Patent Application**

**Our Ref. : NT0406US**

**\* LIST OF THE REFERENCES**

1. Japanese Laid-open No. 2000-232472
2. Bellcore GR-253-CORE
3. Recommendation G.783 (pg. 96 - 140)

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-232472

(43)Date of publication of application : 22.08.2000

(51)Int.Cl.

H04L 12/50

H04J 3/00

H04M 3/00

(21)Application number : 11-030646

(71)Applicant : NEC CORP

(22)Date of filing : 08.02.1999

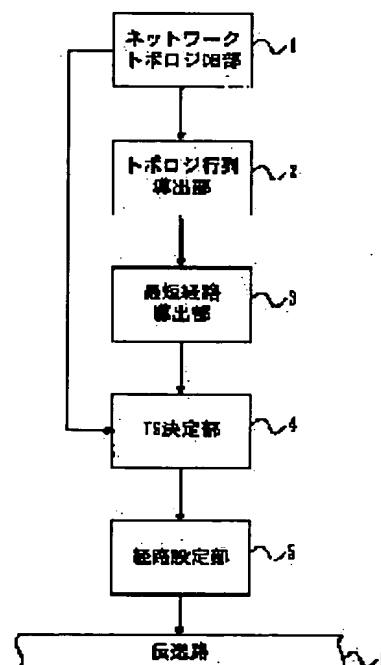
(72)Inventor : MUKAI MASAHIKO

## (54) AUTOMATIC TRANSMISSION ROUTE DESIGNING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To enable designing a transmission route automatically, which can be used even in a network including a ring protection such as a TS restriction.

SOLUTION: A system is provided with a network topology database part (network topology DB part 1) for storing and holding network topology information consisting of node information and link information, the usage state of a time slot at every link and a flag indicating the usage restriction of the time slot at every link, a topology matrix deriving part 2 for deriving a topology matrix based on network topology information, a shortest route deriving part 3 for deriving the shortest route between a prescribed start point node and an end point node based on the topology matrix, a time slot determining (TS determining part 4) for referring to the flag indicating the usage restriction of the time slot, optionally setting the time slot in the link without the usage restriction and setting the same time slot in the link without the usage restriction and a route setting part 5 for registering the derived shortest route and the time slot which is set at every link in a network management system(NMS).



## LEGAL STATUS

[Date of request for examination]

24.03.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2000-232472  
(P2000-232472A)

(43) 公開日 平成12年8月22日 (2000.8.22)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
H 0 4 L 12/50		H 0 4 L 11/20	1 0 3 A 5 K 0 2 8
H 0 4 J 3/00		H 0 4 J 3/00	U 5 K 0 3 0
H 0 4 M 3/00		H 0 4 M 3/00	D 5 K 0 5 1
			9 A 0 0 1

審査請求 有 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願平11-30646

(22) 出願日 平成11年2月8日 (1999.2.8)

(71) 出願人 000004237

日本電気株式会社  
東京都港区芝五丁目7番1号

(72) 発明者 向井 正彦

東京都港区芝五丁目7番1号 日本電気株  
式会社内

(74) 代理人 100064621

弁理士 山川 政樹

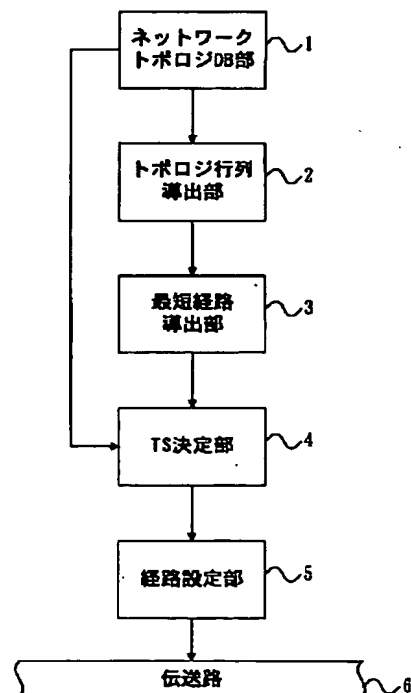
最終頁に続く

(54) 【発明の名称】 伝送経路自動設計システム

(57) 【要約】

【課題】 TS制限等のリングプロテクションを含むネットワークにおいても、使用可能な伝送経路の自動設計を可能にする。

【解決手段】 ノードの情報およびリンクの情報からなるネットワークトポロジ情報と、各リンクにおけるタイムスロットの使用状態と、各リンクにおけるタイムスロットの使用制限を示すフラグと、を記憶保持するネットワークトポロジ・データベース部（ネットワークトポロジDB部1）と、ネットワークトポロジ情報に基づいてトポロジ行列を導出するトポロジ行列導出部2と、トポロジ行列に基づいて所定の始点ノードと終点ノードとの間の最短経路を導出する最短経路導出部3と、タイムスロットの使用制限を示すフラグを参照し、使用制限のないリンクには任意にタイムスロットを設定し、使用制限のあるリンクには同一のタイムスロットを設定するタイムスロット決定部（TS決定部4）と、導出された最短経路および各リンクに設定されたタイムスロットを、ネットワーク・マネジメント・システム（NMS）に登録する経路設定部5とを備える。



## 【特許請求の範囲】

【請求項1】 複数のノードとこれらのノード同士を結ぶリンクとによって構成されかつ複数のタイムスロットを使って通信の行われるネットワークの伝送経路自動設計システムにおいて、

前記ノードの情報および前記リンクの情報からなるネットワークトポロジ情報と、前記各リンクにおけるタイムスロットの使用状態と、前記各リンクにおけるタイムスロットの使用制限を示すフラグと、を記憶保持するネットワークトポロジ・データベース部と、

前記ネットワークトポロジ情報に基づいてトポロジ行列を導出するトポロジ行列導出部と、

前記トポロジ行列に基づいて所定の始点ノードと終点ノードとの間の最短経路を導出する最短経路導出部と、

前記タイムスロットの使用制限を示すフラグを参照し、使用制限のないリンクには任意にタイムスロットを設定し、使用制限のあるリンクには同一のタイムスロットを設定するタイムスロット決定部と、

前記導出された最短経路および前記各リンクに設定されたタイムスロットを、ネットワーク・マネジメント・システム（NMS）に登録する経路設定部とを備えたことを特徴とする伝送経路自動設計システム。

【請求項2】 請求項1において、

前記タイムスロットの使用状態は、ビット列で表され、前記タイムスロット決定部は、前記タイムスロットの使用制限を示すフラグを参照し、使用制限のないリンクには任意にタイムスロットを設定し、使用制限のあるリンクには前記ビット列の論理和に基づいて同一のタイムスロットを設定することを特徴とする伝送経路自動設計システム。

【請求項3】 請求項1において、

前記フラグの値は、ユーザの指示に応じて任意に設定可能であることを特徴とする伝送系路自動設計システム。

【請求項4】 請求項1において、

前記ネットワークは、同期デジタルハイアラキー（SDH）網であることを特徴とする伝送経路自動設計システム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、伝送経路自動設計システムに関し、特にネットワーク・マネジメント・システム（以下、NMSという）で用いられる伝送系路自動設計システムに関するものである。

## 【0002】

【従来の技術】 伝送経路自動設計アルゴリズムは、与えられた始点ノードおよび終点ノードに対して、伝送経路（すなわち、通過ノード、通過リンク、使用タイムスロット（以下、TSという））を算出するものである。

【0003】 一般的に、SDH（Synchronous Digital Hierarchy：同期デジタルハイアラキー）網のNMSに

おける経路導出においては、ネットワーク・トポロジをデータベースに保存しておき、経路算出要求に応じてデータベース内のデータを読み出してグラフを作成し、このグラフの最短路問題を解くことによって最短経路を算出する。すなわち、グラフ化されたネットワークに対して、始点ノードおよび終点ノードの情報を与えるだけで、通過ノードとその間のリンクを得ることができる。その際に用いられる最短路問題の解法としては、一般的にダイクストラ法等のアルゴリズムが用いられる。その後、求められたリンク内の空きTSのうち、最もTS番号の若いものを選択してTSを設定することにより、始点ノードから終点ノードまでの各リンクに対してTSを確定する。

【0004】 このように、伝送経路自動設計システムにおいては、入力された始点ノードおよび終点ノードに対して、通過リンクおよび通過ノードの情報のみならず、通過リンク内のTSを含む経路情報が解として提供される。しかし、実際のSDH網においては、伝送方式固有の様々な制限事項が存在しており、単純にTS番号の若いものを割り当てるようにしたのでは、種々の問題が発生する。例えば、リング状網を含むネットワークの場合、リングプロテクションが存在し、すなわち同一リング内のリンクにおいては、すべて同一のTSを使用しなければならないといった制限（以下、TS制限という）が存在する。

【0005】 図6は、リング状網を含むネットワークの一例を示す説明図である。同図に示すように、この例ではリンク2-3、リンク3-4、リンク4-5およびリンク5-2からなるリング状網を含んでいる。したがって、最短経路アルゴリズムによって算出された経路上に、リンク2-3、リンク3-4、リンク4-5およびリンク5-2のうちの二個以上が存在する場合、これら算出されたリンクに同一のTSを使用する必要がある。

【0006】 図7は、図6に係るネットワークにおける最短経路の一例を示す説明図である。同図に示すように、始点をノード1、終点をノード6とした場合、その最短経路として、（ノード1）-（リンク1-2）-（ノード2）-（リンク2-3）-（ノード3）-（リンク3-4）-（ノード4）-（リンク4-6）-（ノード6）からなるリスト構造が得られる。この場合、各リンクにおけるTSの使用状態をビット列で表すと、例えばリンク1-2では「0000」、リンク2-3では「0001」、リンク3-4では「1000」、リンク4-6では「1101」となる。このようにノード間を結ぶ1本のリンクは、キャパシティに応じて複数のパスを通過させることができ、上述のように4ビットで表される場合は4本のパスからなることを意味する。

【0007】 このようにして求められたリスト構造に、従来方法によるTS割り当てを行うと、空きTSのうち最も若いものを選択するため、リンク1-2では1番目

のTSが選択される。同様に、リンク2-3においては1番目のTS、リンク3-4においては2番目のTS、リンク4-6においては3番目のTSが選択される。その結果、リングプロテクションの一部であるリンク2-3、3-4において、TS番号が異なってしまう、TS制限に違反することになる。すなわち、従来方法では、リング状網があると伝送経路を自動設計することができず、ネットワーク管理者によって手動で設計する必要があった。

【0008】一方、リング状網を含まないネットワークにおいても、ユーザの保守上、同一のパス上に含まれるリンクに関してTSが同一であることを要求されることが多い。

【0009】図8は、リング状網を含まないネットワークの一例を示す説明図である。同図に示すように、従来は、空きTSのうち先頭のを無条件に選択するため、各リンクにおけるTSの使用状況により、1本のパス上に様々なTSを使用する解が導き出されていた。この場合、伝送路としては全く問題はない。しかし、TS番号の連続性のないパスは、ネットワークの管理者および各ノードの保守担当者を混乱させ、メンテナンスのミスを誘発する可能性が高い。

【0010】

【発明が解決しようとする課題】以上のように従来においては、リング状網を含むネットワークやTSの連続性を考慮すべき場合に、伝送経路の自動設計システムを使用することができず、手動による経路設計を強いられるという問題点があった。本発明は、このような課題を解決するためのものであり、TS制限等のリングプロテクションを含むネットワークにおいても、使用可能な伝送経路自動設計システムを提供することを目的とする。

【0011】

【課題を解決するための手段】このような目的を達成するために、本発明に係る伝送経路自動設計システムは、複数のノードとこれらのノード同士を結ぶリンクとによって構成されかつ複数のタイムスロットを使って通信の行われるネットワークの伝送経路自動設計システムにおいて、上記ノードの情報および上記リンクの情報からなるネットワークトポロジ情報と、上記各リンクにおけるタイムスロットの使用状態と、上記各リンクにおけるタイムスロットの使用制限を示すフラグと、を記憶保持するネットワークトポロジ・データベース部と、上記ネットワークトポロジ情報に基づいてトポロジ行列を導出するトポロジ行列導出部と、上記トポロジ行列に基づいて所定の始点ノードと終点ノードとの間の最短経路を導出する最短経路導出部と、上記タイムスロットの使用制限を示すフラグを参照し、使用制限のないリンクには任意にタイムスロットを設定し、使用制限のあるリンクには同一のタイムスロットを設定するタイムスロット決定部と、上記導出された最短経路および上記各リンクに設定

されたタイムスロットを、ネットワーク・マネジメント・システム(NMS)に登録する経路設定部とを備える。また、上記タイムスロットの使用状態を、ビット列で表してもよい。その場合、上記タイムスロット決定部は、上記タイムスロットの使用制限を示すフラグを参照し、使用制限のないリンクには任意にタイムスロットを設定し、使用制限のあるリンクには上記ビット列の論理和に基づいて同一のタイムスロットを設定するものである。また、上記フラグの値を、ユーザの指示に応じて任意に設定可能とする。また、本発明は、同期デジタルハイアラキー(SDH)網に適用されると効果的である。

【0012】このように構成することにより本発明は、TS制限等のリングプロテクションを含むネットワークやTSの連続性を考慮すべき場合において、伝送経路を自動的に設計することができる。

【0013】

【発明の実施の形態】次に、本発明の一つの実施の形態について図を用いて説明する。図1は、本発明の一つの実施の形態を示すブロック図である。同図に示すように、本実施の形態の伝送経路自動設計システムは、ネットワークトポロジ・データベース部(以下、ネットワークトポロジDB部という)1と、トポロジ行列導出部2と、最短経路導出部3と、TS決定部4と、経路設定部5と、伝送路6とから構成される。

【0014】ネットワークトポロジDB部1は、ネットワークトポロジを、ノード情報およびリンク情報として記憶保持するとともに、さらにTS使用状態を表すためのビット列(0:使用済み, 1:未使用)と、TS制限の有無を表すためのTS制限フラグ(0:制限なし, 1:制限あり)と、をネットワーク中の全リンクについて記憶保持している。

【0015】図2は、ネットワークトポロジDB部1の詳細を示す説明図であり、図6に示すネットワークの情報を記憶保持している。同図に示すように、ネットワークトポロジ情報は、各リンクの両端ノードの情報と、各リンクの使用状態の情報と、TS制限フラグとによって表される。リンクの使用状態はビット列で表され、

「0」の場合は空きTSであることを意味し、「1」の場合は使用済みTSであることを意味する。このビット列は、本来リンクのキャパシティに応じて可変されべきだが、本実施の形態ではすべてのリンクのキャパシティを同じ(4ビット)にしている。したがって、各リンクにはそれぞれ4本のパスが設定可能である。

【0016】一方、トポロジ行列導出部2は、ネットワークトポロジDB部1から得られる情報を、最短経路問題アルゴリズムに適用できる形の行列(以下、トポロジ行列という)へ変換する機能を持つ。トポロジ行列の具体例は以下のとおりである。表1は、トポロジ行列導出部2で算出されたトポロジ行列の一例であり、図6のネッ

トワークに関するものである。

【表1】

【0017】

	ノード1	ノード2	ノード3	ノード4	ノード5	ノード6
ノード1	0	1	0	0	0	0
ノード2	1	0	1	0	1	0
ノード3	0	1	0	1	0	0
ノード4	0	0	1	0	0	1
ノード5	0	1	0	0	0	0
ノード6	0	0	0	1	0	0

【0018】このトポロジ行列は、縦、横ともにノードを意味し、各行列要素はノード間に空きTSを含むリンクが存在するか否かを表す。すなわち、「0」の場合は存在せず、「1」の場合は存在することを意味する。

【0019】次に、最短経路導出部3は、トポロジ行列導出部2から得られたトポロジ行列に基づき、経路算出要求のあった始点ノードおよび終点ノードに対して最短経路を求め、リンクのリストとしての解を算出する。その際に使用される最短経路問題アルゴリズムについては、ここでは特に言及しないが、一般的なダイクストラ法を用いるとよい。

【0020】タイムスロット決定部（以下、TS決定部という）4は、最短経路導出部3から得られた解（すなわち、リンクのリスト）に対して、リンク内でどのTSを使用すべきかを決定する。その詳細については後述する。経路設定部5は、TS決定部4で得られたTSを含む経路情報を、伝送路6を介して、伝送経路情報としてNMS内に登録する。また、必要に応じて、実際の装置に対して経路設定を行う。

【0021】以上のように本実施の形態は、ネットワークトポロジDB部1内に、ネットワークトポロジ情報に加えてTS制限フラグを設けることにより、任意に設定されたTS制限を考慮して各リンクのTSを決定することができる。

【0022】TS決定部4の詳細な動作について説明する。図3は、TS決定部4の動作を示すフローチャートである。ここでは、最短経路導出部3によって得られたリンクのリストを、始点ノードから終点ノードの順でリンク(1)、リンク(2)、・・・、リンク(N)とする。Nは通過リンク数であり、TS\_BIT(N)はリンク(N)のTS使用状態を表すビット列である。

【0023】まずステップ101において、整数変数Nの初期値を「1」とし、4桁のビット列であるCONTINUOUS\_TS\_BITの初期値を「0000」とし、リスト構造であるCONTINUOUS\_LINK\_LISTの初期値をNULLとする。次いでステップ102において、リンク(N)のTS制限フラグを参照し、TS制限フラグがオフ(=0)であれば、ステップ103に移行する。TS制限フラグがオン(=1)の場合は、ステップ107へ移行する。

【0024】次いでステップ103において、CONTINUOUS\_LINK\_LISTに値が入っている場合は、CONTINUOUS\_LINK\_LISTに含まれるリンクのすべてに対して、CONTINUOUS\_TS\_BITのビット列の「0」の部分で先頭（最も左にあるビット）のものを使用TSと決定する。そして、CONTINUOUS\_LINK\_LISTと、CONTINUOUS\_TS\_BITとを初期化してから、ステップ104へ移行する。次いでステップ104において、TS\_BIT(N)のビット列の「0」の部分で先頭（最も左にあるビット）である部分を、リンク(N)における使用TSと決定する。

【0025】次いでステップ105において、すべてのリンクに対して、使用TSが決定されていなければ、ステップ106でNの値を「1」だけインクリメントしてから、ステップ102へ戻る。経路上のすべてのリンクにおいてTSが決定されていれば、以上の手順を終了する。

【0026】一方、ステップ107において、CONTINUOUS\_TS\_BITに、CONTINUOUS\_TS\_BITのビット列とTS\_BIT(N)のビット列との論理和（OR）を計算した結果を代入する。そして、CONTINUOUS\_LINK\_LISTにリンク(N)を追加し、Nを「1」だけインクリメントした後、ステップ108へ移行する。次いでステップ108において、リンク(N)が経路上の最後のリンクであれば、ステップ103へ移行する。最後のリンクでなければ、Nを「1」だけインクリメントしてからステップ102へ移行し、以降の手順は上述のとおりである。

【0027】次に、図6のノード1～ノード6までの最短経路およびTSを決定することを目的とする動作例について説明する。その際、図3の手順を適用するため、リンク1-2=リンク(1)、リンク2-3=リンク(2)、リンク3-4=リンク(3)、リンク4-6=リンク(4)とする。

【0028】まず、トポロジ行列導出部2は、ネットワークトポロジDB部1からネットワークトポロジ情報を読み出して、表1のようなトポロジ行列を導出する。最短経路導出部3は、この求められたトポロジ行列にダイクストラ法を適用して、図4のリンクのリストを得る。

TS決定部4は、図4のリンクのリストに対してTSの確定を行う。

【0029】すなわち、リンク1-2（＝リンク（1））は、TS制限フラグがオフであるので、ステップ104においてTS決定が行われ、最初の空きTSである一番目のTSを使用することが決定される。リンク2-3（＝リンク（2））およびリンク3-4（＝リンク（3））は、TS制限フラグがオンなので、ステップ107～109において、CONTINUOUS\_LINK\_LIST＝{リンク（2）、リンク（3）}となってから、ステップ103において、2番目のTSを使用することが決定される。リンク4-6（＝リンク（4））は、TS制限フラグがオフであるので、ステップ104において、最初の空きTSである3番目のTSを使用することが決定される。以上の結果、リンク1-2は1番目のTS、リンク2-3およびリンク3-4は2番目のTS、リンク4-6は3番目のTSとなり、従来のようにTS制限に違反してTSが設定されることはない。

【0030】なお、以上においては、TS制限区域がカ所しか現れないが、図3の手順はTS制限区域が2ヶ所以上の場合にも対応可能である。また、全リンクにおけるキャパシティ（設定可能なパスの個数）を同じにしていたが、異なるキャパシティが混在してもよい。その場合、最大キャパシティにあわせて、各ビット列の長さを定義する。使用不可のTSに対応するビットを、常に「1」（使用済み）に固定することにより、図3に示した手順を適用することが可能となる。

【0031】次に、リング状網を含まないネットワークへの適用例について説明する。図5は、全リンクにおけるTS制限フラグをオンにしたネットワークを示す説明図である。同図においては、リングプロテクション等のTS制限はないが、ユーザの指定で各リンクのTS制限フラグを強制的にオンにすることにより、全リンクのTS番号を同一にすることができる。そのため、ネットワーク管理上に発生する種々の混乱を防止することができる。

【0032】

【発明の効果】以上説明したとおり本発明は、ネットワークトポロジ情報に加え、各リンクにおけるタイムスロットの使用制限を示すフラグをネットワークトポロジデータベース部に記憶保持させている。そのため、以下のような効果を有する。第一の効果は、従来対応できなかったリングプロテクションを含むネットワークにおいても使用することができることである。第二の効果は、従来の経路設計システムの最短経路決定アルゴリズムを変更する必要なく、制御フラグの追加およびビット列の論理和演算の追加のみでTS制限に対応できることである。制限フラグの追加は、TS選択処理の際に簡単な演算を追加するのみの変更であり、従来の最短経路導出アルゴリズム等に影響を与えられることなく、機能拡張を行うことができる。第三の効果は、制限フラグを、経路算出の際に一時的にオンとして扱うことで、従来指定できなかったTS制限を経路選択のパラメータとして、指定できることである。

【図面の簡単な説明】

【図1】 本発明の一つの実施の形態を示すブロック図である。

【図2】 図1のネットワークトポロジDB部の詳細な構成を示すブロック図である。

【図3】 図1のTS決定部の動作を示すフローチャートである。

【図4】 本発明を図6のネットワークに適用した場合の最短経路（リスト構造）を示す説明図である。

【図5】 リング状網を含まないネットワーク（本実施の形態）を示す説明図である。

【図6】 リング状網を含むネットワークの一例を示す説明図である。

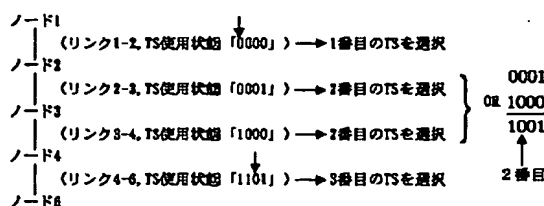
【図7】 従来方法を図6のネットワークに適用した場合の最短経路（リスト構造）を示す説明図である。

【図8】 リング状網を含まないネットワーク（従来例）を示す説明図である。

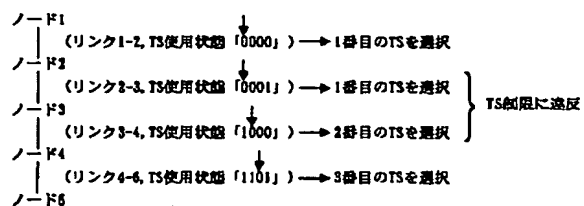
【符号の説明】

1…ネットワークトポロジDB部、2…トポロジ行列導出部、3…最短経路導出部、4…TS決定部、5…経路設定部、6…伝送路。

【図4】

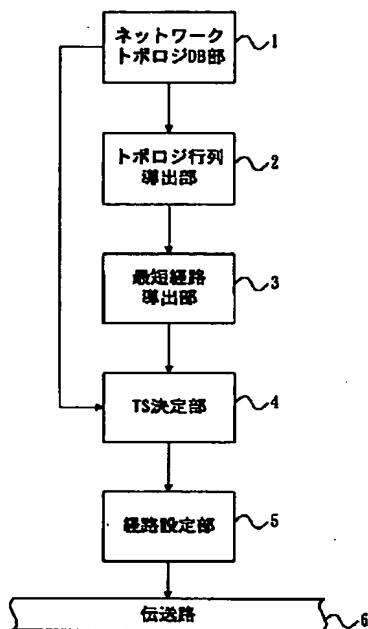


【図7】

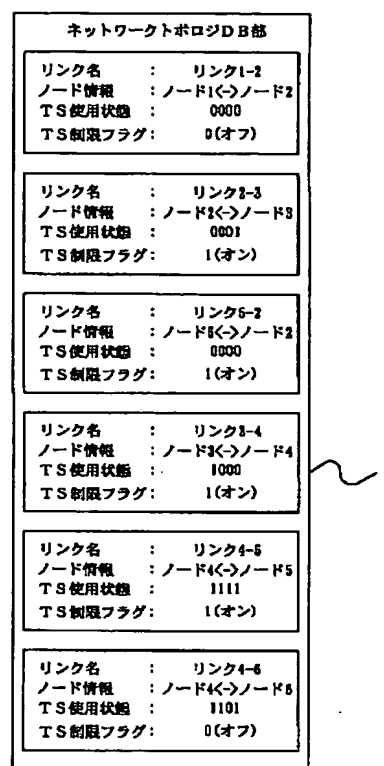




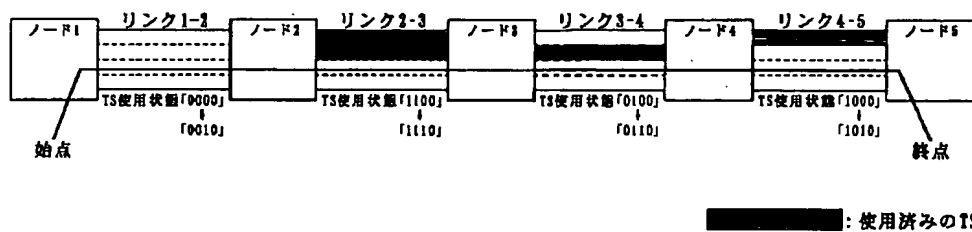
【図1】



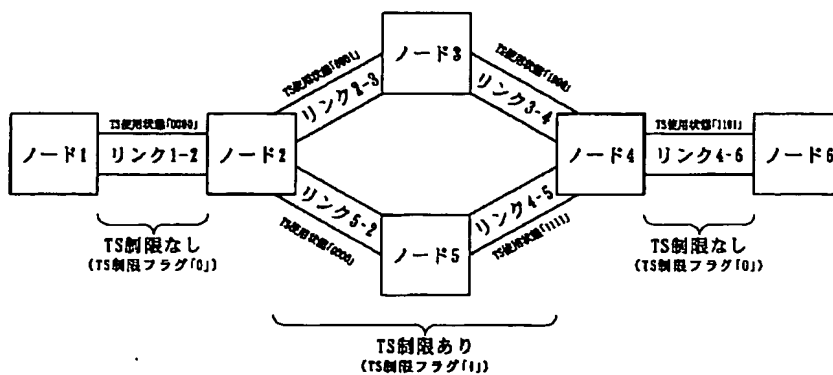
【図2】



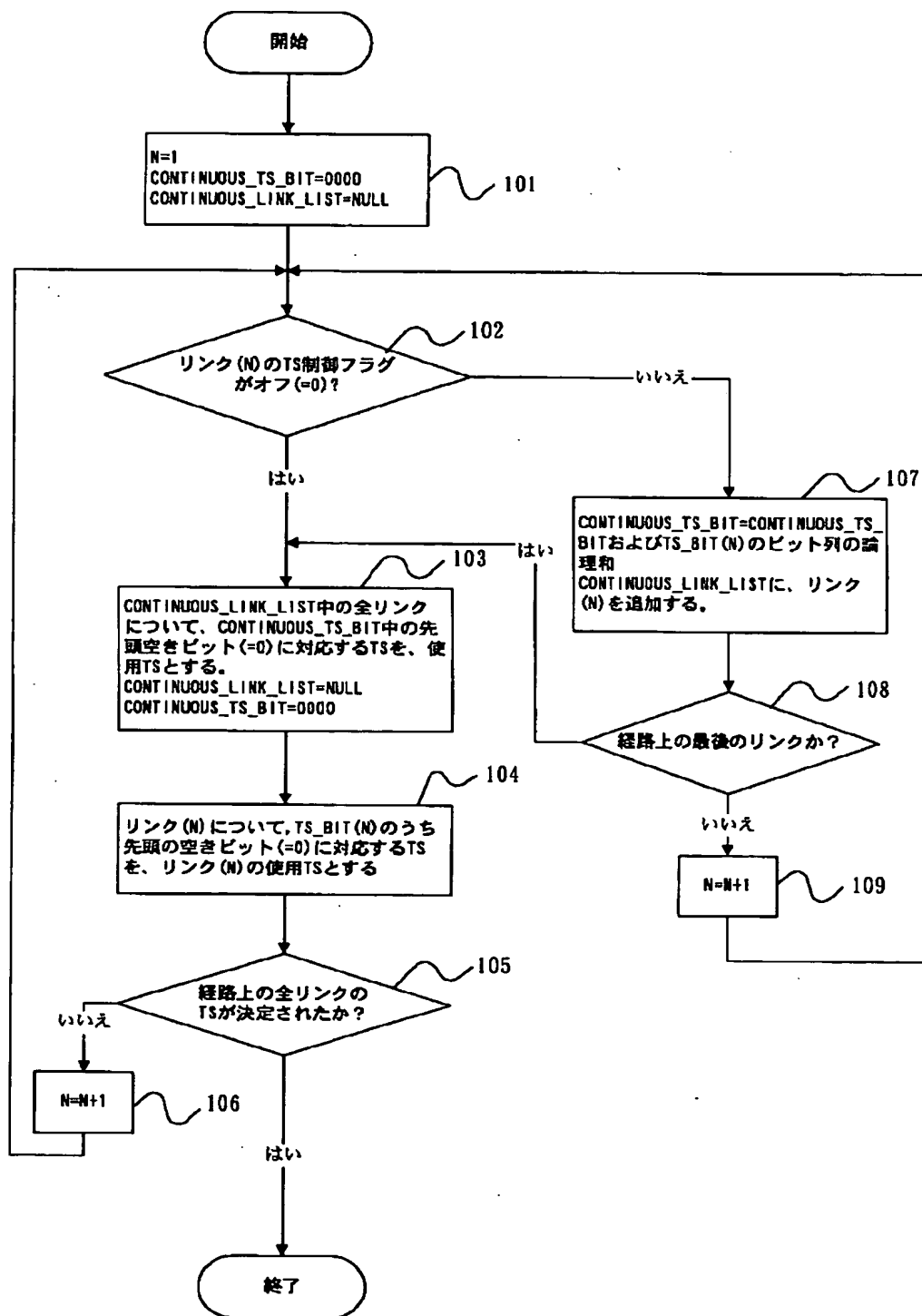
【図5】



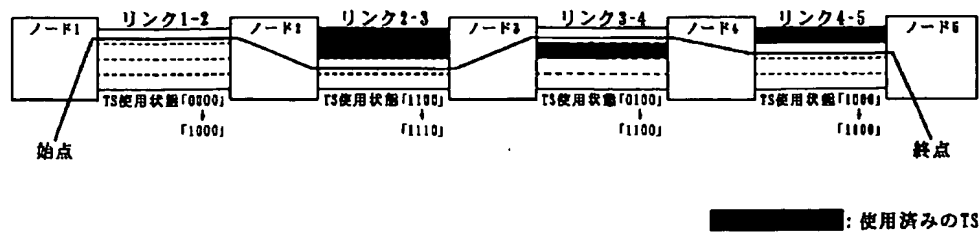
【図6】



【図3】



【図8】



フロントページの続き

Fターム(参考) 5K028 MM08 PP00  
 5K030 JL10 KA05 LB05 MA01 MD06  
 5K051 AA01 AA09 CC02 CC13 DD02  
 DD06 DD13 EE01 EE02 EE07  
 FF01 FF16 GG01 GG06 HH15  
 HH18 HH27 JJ04 JJ09 KK01  
 KK02  
 9A001 BB03 CC03 FF01 JJ01 JJ12  
 JJ50 KK56